

**Universitatea Politehnica din București**  
**Departamentul de Inginerie in Limbi Străine**  
**Informații concurs post 20 Șef de lucrări durata nedeterminata**

<b>Universitatea/ Departament</b>	Universitatea Politehnica din Bucuresti, Departamentul de Inginerie in Limbi Străine - DILS
<b>Poziția în statul de funcții</b>	20
<b>Funcție</b>	<b>Șef de lucrări</b>
<b>Disciplinele din planul de învățământ</b>	Digital Integrated Circuits, Programmable Systems with FPGA.
<b>Domeniul științific</b>	Inginerie electronică, telecomunicații și tehnologii informaționale
<b>Descriere post</b>	<p><b>Activități specifice postului:</b></p> <ul style="list-style-type: none"> <li>- Îndeplinirea normei universitare conform art. 287 din Legea nr. 1/2011. - Norma didactică minimă săptămânală - 12 ore convenționale. Suma totală a orelor dintr-o normă didactică sau de cercetare este de 1720 ore pe săptămână.</li> <li>- Ocuparea acestui post necesită studii de specialitate în domeniul de referință și implică îndeplinirea criteriilor din Metodologia organizării și desfășurării concursurilor pentru ocuparea posturilor didactice în UPB)</li> <li>- Titularul postului este subordonat direct Directorului DILS și asigură aplicarea conținutului și al fișelor disciplinelor prin cursuri , <i>lucrări și aplicații practice</i>; elaborează lucrări practice și alte materiale didactice necesare învățământului și cercetării științifice; pregătește și conduce cursuri, lucrări și aplicații practice la disciplina la care este desemnat, în conformitate cu planurile de învățământ aprobate; îndrumă pregătirea școlară a studenților</li> </ul>
<b>Atribuțiile/activitățile aferente</b>	<p><b>Atribuțiile/activitățile aferente postului scos la concurs:</b></p> <ul style="list-style-type: none"> <li>- desfășoară activități de cercetare științifică în sprijinul activității de învățământ, concretizate în cărți, studii și articole publicate în reviste de specialitate sau în volumele conferințelor internaționale și naționale;</li> <li>- participă cu lucrări proprii și referate la sesiunile de comunicări științifice, colocvii, conferințele naționale și internaționale;</li> <li>- se preocupă de perfecționarea și modernizarea tehnologiilor didactice folosite în procesul de învățământ;</li> <li>- participă la proiecte de cercetare în cadrul competițiilor naționale și internaționale de obținere de fonduri pentru a sprijini cercetarea științifică în UPB.</li> </ul>
<b>Salariul minim de încadrare</b>	- în conformitate cu prevederile din Legea-cadru nr. 153 din 28 iunie 2017 privind salarizarea personalului plătit din fonduri publice
<b>Înscrierea la concurs</b>	<i>Conform calendarului concursului afișat</i> <b>03.12.2021 – 17.12.2021 și 10.01.2022 - 18.01.2022</b> [Rectorat, R207, zile lucrătoare]
<b>Data susținerii probelor Locul susținerii</b>	<p><b>Probele de concurs:</b></p> <p><i>PROBA I:</i> Prelegerea de specialitate – februarie 2022 (: 3.02.2022/11/CJ 104 sau MTeams)</p> <p><i>PROBA II:</i> - februarie 2022 - <i>Prezentarea rezultatelor și plan de dezvoltare a carierei</i> (: 3.02.2022/11/CJ 104 sau MTeams)</p> <p><b>Concurs [+ Raport Comisie Concurs]: 03.02.2022 - 09.02.2022</b></p> <p><i>Data concurs:</i> 3.02.2022/11/CJ 104 sau MTeams</p>
<b>Comunicarea rezultatelor</b>	<i>Se trece ziua desfășurării ultimei probe de concurs conform programării probelor</i> Afișare la sediul DILS – corp CJ (avizier)
<b>Perioadă de contestații</b>	<i>Se completează conform calendarului concursului</i> Exclusiv pentru nerespectarea procedurilor legale de concurs

**Tematicaprobelorde concurs**

<p><b>Tematica Circuite integrate digitale (RO)/Digital IntegratedCircuits (en)</b></p> <p>Introducere. Logică booleană. Numerație și calcul binar.</p> <ul style="list-style-type: none"> <li>• Porți logice fundamentale. Analiza și sinteza circuitelor cu porți.</li> <li>• Porți logice universale.</li> <li>• Minimizarea circuitelor digitale.</li> <li>• Circuite combinaționale – codor, decodor, comparator, sumator, codor și decodor par</li> <li>• Circuite multiplexoare și demultiplexoare. Implementarea funcțiilor logice</li> <li>• Circuite secvențiale. Circuite Bistabile RS, D, JK, T.</li> <li>• Circuite logice secvențiale sincrone. Numaratoare binare, registre de deplasare, număraratoare Johnson, convertoare</li> <li>• Automate de stare cu bistabile D și JK.</li> <li>• Circuite de memorie cu bistabile</li> <li>• Circuite secvențiale asincrone</li> </ul> <p><b>Course Digital IntegratedCircuits</b></p> <p>Introduction. Boolean logic. Numeration and binary arithmetic</p> <p>Fundamental logic gates. Analysis and synthesis of gate circuits.</p> <p>Universal logic gates.</p> <p>Minimization of digital circuits.</p> <p>Combinatorial circuits - encoder, decoder, comparator, adder, encoder and parity decod</p> <p>Multiplexer and demultiplexer circuits. Implementation of logical functions</p> <p>Sequential circuits. Bistable Circuits RS, D, JK, T.</p> <p>Synchronous sequential logic circuits. Binary counters, shift registers, ring counters, Jo converters</p> <p>Automatic state machines with bistable D and JK.</p> <p>Bistable memory circuits</p> <p>Asynchronous sequential circuits</p> <p><b>Bibliografie/Bibliography</b></p> <ul style="list-style-type: none"> <li>• Digital Design, 5th Edition, M. Morris Mano, Michael D. Ciletti, Pearson, 2013</li> <li>• Logic-and-computer-design-fundamentals, 5th Edition, M. Morris Mano, Charles R. Kime, Tom Martin, Pearson 2015.</li> <li>• Digital Design, 5th Edition, M. Morris Mano, Michael D. Ciletti, Pearson, 2013</li> <li>• Logic-and-computer-design-fundamentals, 5th Edition, M. Morris Mano, Charles R. Kime, Tom Martin, Pearson 2015</li> <li>• Logic Design Quick Start Handbook, Karen Parnell, Nick Mehta, XILINX Inc., 2003</li> <li>• Introductionto Logic Design, Alan B. Marcovitz, McGraw-Hill, 2010</li> <li>• DigitalFundamentals, Thomas L. Floyd, PearsonEducation Limited, 2015</li> <li>• Digital Electronics, TertulienNdjountche, John Wiley&amp;Sons, Inc, 2016</li> <li>• DIGITAL DESIGNPrinciples and Practices, John F. Wakerly, Pearson Education, 2006</li> </ul> <p><b>Laborator</b></p> <ul style="list-style-type: none"> <li>• Calcul binar, logica binară</li> <li>• Simulatoare-MMLogic, Logic Design</li> <li>• Poartă NAND cu 7400 4xNAND</li> <li>• Circuite NOT, AND, OR implementate cu 7400 4xNAND</li> <li>• Circuit XOR implementat cu 7400 4xNAND</li> <li>• Decodor 7 Segmente– design și simulare</li> <li>• Circuite secventiale – simulare</li> <li>• Circuite tip D-typeFlip-Flop – semaforul</li> <li>• Circuite secventiale sincrone</li> <li>• Numărătoare sincrone</li> <li>• Numărătoare asincrone</li> <li>• Mașini de stare și circuite cu flip-flop tip D</li> </ul> <p><b>Laboratory</b></p> <p>Binarycomputation, binary logic</p> <p>Simulators-MMLogic, Logic Design</p> <p>NAND Gate with 7400 4xNAND</p> <p>NOT, AND, OR Circuitsimplementedwith 7400 4xNAND</p> <p>XOR implementedwith 7400 4xNAND</p> <p>7 Segment Decoder – design andsimulation</p>
--

Sequentialcircuits – simulation
D-typeFlip-Flopcircuits – semaphore
Synchronousequentialcircuits
SynchronousCounters
AsynchronousCounters
State machinesandcircuitswith D-typeFlipFlops

**Bibliografie/Bibliography**

- Circuit Design andSimulationwith VHDL, 2nd Edition, Volnei A. Pedroni, MIT Press, 2010
- Digilent Basys2 Board Reference Manual, 2010
- FPGA Prototypingby VHDL Examples- Xilinx Spartan 3 Version, Pong P. Chu, WileyInterscience, 2008
- Logic Design Quick Start Handbook, Karen Parnell, Nick Mehta, XILINX Inc., 2003

**Tematica: Sisteme programabile cu FPGA/ FPGA ProgrammableSystems (RO)**

<b>Curs</b>
Logica digitală și proiectarea digitală folosind FPGA (2h)
Xilinx FPGA pentru plăci Digilent (2h)
Utilizarea VHDL (10 h)

<b>Laborator</b>
Prezentarea plăcii Basys 2 Spartan-3E FPGAși a XILINX ISE Design Suite (2h)
Proiectarea VHDL(2h)
Intrerupătoare, leduri, porți cu mai multe intrări(2h)
Circuite combinaționale(2h)
Decodor cu 7 segmente(2h)
Flip-flop de tip D(2h)
Countereșircuiteseconvențiale(2h)

**Sisteme programabile cu FPGA/ FPGA ProgrammableSystems (En)**

<b>Course</b>
Digital Logic and Digital Design Using FPGA (2h)
Xilinx FPGA for DigilentCards (2h)
Usi

<b>Laboratory</b>	
Presentation of Basys 2 Spartan-3E FPGA Board and XILINX ISE Design Suite Designing VHDL Switches, LEDs, multiple input gates Combinationcircuits 7-seater decoder D-typeflip-flop Countersandsequentialcircuits	Laboratory, XILINX ISE

**Bibliography/Bibliografie**

- Richard E. Haskell, Darrin M. Hanna, Introduction to Digital Design Using Digilent FPGA Boards — Block Diagram / VHDL Examples LBE Books Rochester Hills, MI, 2009
- W. Wolf. FPGA-based System Design. Prentice Hall, 2004.
- Pong P. Chu , “FPGA PROTOTYPING BY VHDL EXAMPLES”,2008, editura: Wiley Interscience.
- Jean-Pierre Deschamps, Gery Jean Antoine Bioul, Gustavo D. Sutter, “SYNTHESIS OF ARITHMETIC CIRCUITS FPGA, ASIC AND EMBEDDED SYSTEMS”, 2006, editura: Wiley Interscience.
- Steve Kilts, “ADVANCED FPGA DESIGN” , 2007, editura: Wiley Interscience.
- Clive Max Maxfield, „FPGAs: Instant Access”, 2008
- Circuit Design andSimulationwith VHDL, 2nd Edition, Volnei A. Pedroni, MIT Press, 2010
- Digilent Basys2 Board Reference Manual, 2010
- FPGA Prototypingby VHDL Examples- Xilinx Spartan 3 Version, Pong P. Chu, WileyInterscience, 2008

<b>Descrierea procedurii de concurs</b>	<p>Candidatul VA FI EVALUAT DE CATRE Comisia de concurs din perspectiva:</p> <p>a) relevanței și impactului rezultatelor științifice;</p> <p>b) capacitații candidatului de a îndruma studenți sau tineri cercetători;</p> <p>c) competenței didactice;</p> <p>d) capacitații de a transfera cunoștințele sale către mediul economic sau social ori de a populariza propriile rezultate științifice;</p> <p>e) capacitații de a lucra în echipă și eficiența colaborărilor științifice ale acestuia, în funcție de specificul domeniului;</p> <p>f) capacitații de a derula sau conduce proiecte de cercetare-dezvoltare;</p> <p>g) experienței profesionale în alte instituții decât UPB</p> <p><b>Probele de concurs:</b></p> <p><i>PROBA I:</i> Prelegerea de specialitate – februarie 2022 (: 3.02.2022/11/CJ 104 sau MTeams *)</p> <p><i>PROBA II:</i> Prezentarea rezultatelor și plan de dezvoltare a carierei - februarie 2022 (: 3.02.2022/11/CJ 104 sau MTeams</p> <p><b>Concurs [+ Raport Comisie Concurs]: 03.02.2022 - 09.02.2022</b></p> <p><i>Data concurs:</i> 3.02.2022/11/CJ 104 sau MTeams</p>
<b>lista completa a documentelor pe care candidații trebuie să le includă în dosarul de concurs</b>	<p>Conform art. II.5 din Metodologia privind ocuparea posturilor didactice și de cercetare vacante în UPB</p> <p><a href="https://posturivacante.upb.ro/wp-content/uploads/2021/10/METODOLOGIE-PRIVIND-OCUPAREA-POSTURILOR-DIDACTICE-SI-DE-CERCETARE-VACANTE.pdf">https://posturivacante.upb.ro/wp-content/uploads/2021/10/METODOLOGIE-PRIVIND-OCUPAREA-POSTURILOR-DIDACTICE-SI-DE-CERCETARE-VACANTE.pdf</a></p>
<b>adresa la care trebuie transmis dosarul de concurs.</b>	<p>Rectorat UPB, camera R207 (în zilele lucrătoare)</p> <p>floarea.dragomir@upb.ro</p>